

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

**LIQUID CRYSTAL DISPLAY DEVICE**

Patent Number: JP11149079

Publication date: 1999-06-02

Inventor(s): KOMA TOKUO

Applicant(s):: SANYO ELECTRIC CO LTD

Requested Patent: ☐ JP11149079

Application Number: JP19970317171 19971118

Priority Number(s):

IPC Classification: G02F1/1337 ; G02F1/136 ; G09F9/35 ; H01L29/786 ; H01L21/336

EC Classification:

Equivalents:

---

**Abstract**

---

**PROBLEM TO BE SOLVED:** To provide a liquid crystal display device of a wide visual field angle.

**SOLUTION:** Pixel electrodes 19 for liquid crystal driving are formed on planarization insulating films 18 covering thin-film transistors(TFTs) and perpendicular alignment layers 31 not subjected to a rubbing treatment are formed on these pixel electrodes 19. Alignment control windows 24 where electrodes are absent are formed in common electrodes 23 and perpendicular alignment layers 32 not subjected to the rubbing treatment are formed on the common electrodes 23. Liquid crystals having negative dielectric anisotropy are subjected to initial alignment control in a normal direction without having pretilts and the diagonal direction is controlled to the diagonal electric fields at the pixel electrode 19 ends and the alignment control window 24 ends by application of voltage, by which pixel division is executed. The black matrices between the pixels are omitted and light shielding films 21BL are formed only in the regions corresponding to the TFTs, by which light leak currents are prevented.

---

Data supplied from the esp@cenet database - I2



## 【特許請求の範囲】

【請求項1】 対向配置された第1の基板と第2の基板の間に液晶が封入され、前記第1の基板または/および前記第2の基板の外側面には、偏光板が設けられてなり、前記偏光板を抜けた偏光を前記液晶にて変調することにより表示を行う液晶表示装置において、

前記第1の基板となる一方の支持基板の対向面側に行列状に配列された複数の薄膜トランジスタおよびその電極配線と、これら薄膜トランジスタおよびその電極配線を覆う表面が平坦化された絶縁膜と、該絶縁膜上に形成され前記絶縁膜に開けられた開口部を介して前記薄膜トランジスタに接続された液晶駆動用の画素電極と、これら画素電極上に形成された垂直配向膜と、前記第2の基板となる他方の支持基板の対向面に形成された液晶駆動用の共通電極と、該共通電極中の前記画素電極に対向する領域内に設けられた電極不在部である配向制御窓と、前記薄膜トランジスタのみに対向する遮光膜と、前記共通電極上に形成された垂直配向膜と、を有し、前記液晶は、負の誘電率異方性を有し、その初期配向方向は前記基板の法線方向、あるいは、法線方向から $1^\circ$ の範囲内にされていることを特徴とする液晶表示装置。

【請求項2】 対向配置された第1の基板と第2の基板の間に液晶が封入され、前記第1の基板または/および前記第2の基板の外側面には、偏光板が設けられてなり、前記偏光板を抜けた偏光を前記液晶にて変調することにより表示を行う液晶表示装置において、前記第1の基板となる一方の支持基板の対向面側に行列状に配列された複数の薄膜トランジスタおよびその電極配線と、これら薄膜トランジスタおよびその電極配線を覆う表面が平坦化された絶縁膜と、該絶縁膜上に形成され前記絶縁膜に開けられた開口部を介して前記薄膜トランジスタに接続された液晶駆動用の画素電極と、これら画素電極上に形成された垂直配向膜と、前記第2の基板となる他方の支持基板の対向面に形成された液晶駆動用の共通電極と、該共通電極中の前記画素電極に対向する領域内に設けられた電極不在部である配向制御窓と、前記画素電極間の領域に対向し、かつ、前記画素電極間の領域よりも小さい遮光膜と、前記共通電極上に形成された垂直配向膜と、を有し、前記液晶は、負の誘電率異方性を有し、その初期配向方向は前記基板の法線方向、あるいは、法線方向から $1^\circ$ の範囲内にされていることを特徴とする液晶表示装置。

【請求項3】 前記薄膜トランジスタは、能動層として多結晶半導体層を用いていることを特徴とする請求項1記載の液晶表示装置。

【請求項4】 前記他方の支持基板の対向面上には、カラーフィルター層が設けられ、前記共通電極は、前記カラーフィルター層上に形成されていることを特徴とする請求項1から請求項3記載のいずれかに記載の液晶表示装置。

【請求項5】 前記カラーフィルター層上には保護膜が形成され、前記共通電極は前記保護膜上に形成されていることを特徴とする請求項1から請求項4のいずれかに記載の液晶表示装置。

【請求項6】 前記垂直配向膜にはラビング処理が施されていないことを特徴とする請求項1から請求項5記載の液晶表示装置。

【請求項7】 前記第2の基板は、少なくとも前記画素電極および前記画素電極間に対応する領域が透光性であり、前記画素電極間に対応する領域の少なくとも一部は、前記液晶と前記偏光板とにより遮光されることを特徴とする請求項1から請求項6記載の液晶表示装置。

【請求項8】 前記絶縁膜は、厚みが $1\mu\text{m}$ 以上であることを特徴とする請求項1から請求項7記載の液晶表示装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置、特に、液晶表示装置(LCD)に関する。

【0002】

【従来の技術】近年、LCD、有機エレクトロルミネッセンス(EL)ディスプレイ、プラズマディスプレイ等、のフラットパネルディスプレイの開発が盛んに行われ、実用化が進められている。中でも、LCDは薄型、低消費電力などの点で優れており、既にOA機器、AV機器の分野で主流となっている。特に、各画素に画素情報の書き換えタイミングを制御するスイッチング素子としてTFTを配したアクティブマトリクス型LCDは、大画面、高精細の動画表示が可能となるため、各種テレビジョン、パーソナルコンピュータ、更には、携帯コンピュータ、デジタルスチルカメラ、ビデオカメラ等のモニターに多く用いられている。

【0003】TFTは絶縁性基板上に金属層とともに半導体層を所定の形状に形成することにより得られる電界効果型トランジスタ(FET: field effect transistor)である。アクティブマトリクス型LCDにおいては、TFTは、液晶を挟んだ一對の基板間に形成された、液晶を駆動するための各キャパシタンスに接続されている。

【0004】図13はLCDの表示画素部の拡大平面図、図14はそのB-B線に沿った断面図である。基板(50)上には、Cr、Ti、Ta等のゲート電極(51)が形成され、これを覆ってゲート絶縁膜(52)が形成されている。ゲート絶縁膜(52)上には、非晶質シリコン即ちa-Si膜(53)が、ゲート電極(51)の上方を通過するように、島状に形成されている。a-Si膜(53)上には、両端に不純物がドーピングされたN+型a-Si膜(53N)が形成され、オーミック層となっている。a-Si膜(53)のチャンネル領域の上には、エッチストッパー(54)が残されている。

る。N+α-Si膜(53N)上には、各々、ドレイン電極(56)及びソース電極(57)が形成されている。これらを経て層間絶縁膜(58)が形成され、層間絶縁膜(58)上には、ITO(indiumtin oxide)、あるいは、Alからなる画素電極(59)が形成され、層間絶縁膜(58)に開口されたコンタクトホールを介してソース電極(57)に接続されている。この上には、ポリイミド等の配向膜(71)が形成され、図15に示すようにラビング処理が施されている。以上で、TFT基板が構成されている。

【0005】TFT基板(50)に対向して配置された基板(60)上には、フィルムレジストからなるR、G、Bのカラーフィルター(61)が形成され、各々の画素電極(59)に対応する位置に設けられている。また、画素電極(59)の間隙及びTFTに対応する位置には遮光性のフィルムレジストからなるブラックマトリクス(61BM)が、カラーフィルター(61)間に隙間無く形成されている。これらカラーフィルターの層上には、ITO等の共通電極(62)が形成されている。共通電極(62)上には、基板(50)側と同じ配向膜(72)が設けられ、図16に示すように、ラビング処理が施されている。以上で、対向基板が構成されている。

【0006】これらTFT基板(50)および対向基板(60)の間には、液晶層(80)が装填され、画素電極(59)と共通電極(62)間に印加された電圧によって形成された電界強度に応じて液晶分子(81)の向き即ち配向が制御される。基板(50)および(60)の外側には、不図示であるが、偏光板が設けられており、偏光軸を直交させた配置とされている。これら偏光板間を通過する直線偏光は、各表示画素毎に異なる配向に制御された液晶層(80)を通過する際に変調され、所望の透過率に制御される。

【0007】ここに挙げた例では、液晶は負の誘電率異方性を有しており、配向膜(71、72)は、液晶の初期配向を、基板の垂直方向に制御した垂直配向膜である。この場合、電圧無印加時には、一方の偏光板を抜けた直線偏光は、液晶層(80)を通過して他方の偏光板により遮断されて表示は黒として認識される。電圧印加時には、一方の偏光板を抜けた直線偏光は、液晶層(80)にて複屈折を受け、楕円偏光に変化して他方の偏光板を通過し、表示は白に近づいていく。この方式は、ノーマリブラック(NB)モードと呼ばれる。特に、垂直配向膜(71、72)はラビング処理が施され、液晶分子(81)の初期状態における向きが、法線方向から僅かの傾斜(プレチルト)をもって制御されている。このプレチルト角( $\theta$ )は、通常、1°から5°にされている。液晶分子(81)は電気的に一軸性であり、電界方向とのなす角度は、電界強度により決定されるが、電界方向を軸とした方位角は制御されない。負の誘電率異方

性を有する液晶分子(81)は、電界方向と異なる方向に傾くが、プレチルトを付与することで、電圧印加により、プレチルト方向に向かって一律に傾斜するように仕向けられる。このように、プレチルト角を付与して液晶分子(81)が傾斜する向きが揃うように制御することにより、液晶の配向が平面方向に関してばらつくことを抑え、表示品位が低下することを防いでいる。

【0008】また、ブラックマトリクス(61BM)は、表示画素間の電圧が印加されない領域において、プレチルトが付与された液晶により複屈折が生じることによる光抜けを防ぐ目的で設けられている。

【0009】

【発明が解決しようとする課題】負の誘電率異方性を有する液晶は電界方向に対して配向方向が電界方向と垂直になるように配向を変化する。この時、液晶は電界に抗する作用を発生するが、このような液晶の垂直配向からの変化は、一般にTN等の正の誘電率異方性を有する液晶が平行配向から変化する場合よりも、安定性が悪い。特に、TFTやカラーフィルター層の段差に起因した配向膜(71、72)との接触界面における凹凸は、配向変化に影響を及ぼし、表示品位の悪化を招く。

【0010】また、図15および図16に示すように、従来では、垂直配向膜(71、72)にラビング処理を施すことにより、図14に示すように、液晶の初期配向にプレチルト( $\theta$ )を付与しているため、電圧印加時には、全ての液晶分子(81)はプレチルトの方向(図14では右方向)に傾斜する。このため、例えば、図14の右上方向からの視認と、左上方向からの視認の場合とでは、光路に対する液晶分子(81)の傾斜角度が相対的に異なり、透過率が変化して見える。このため、輝度あるいはコントラスト比が視る方向によって変化する、いわゆる視角依存性の問題がある。

【0011】また、対向基板(60)側に形成されたブラックマトリクス(61BM)は、画素電極(59)間の領域を漏れなく覆わなければならないため、TFT基板(50)側との貼り合わせ時のずれを考慮して、大きめに形成されている。このため、有効表示領域が縮小し、開口率が低下する問題もあった。更に、TFT基板側の垂直配向膜(71)を形成するためのラビング処理は、TFTの静電破壊を招き、表示不良となり、歩留まり低下の原因となっていた。

【0012】

【課題を解決するための手段】本発明はこの課題を解決するために成され、対向配置された第1の基板と第2の基板の間に液晶が封入され、前記第1の基板または/および前記第2の基板の外側面には、偏光板が設けられており、前記偏光板を抜けた偏光を前記液晶にて変調することにより表示を行う液晶表示装置において、前記第1の基板となる一方の支持基板の対向側面に行列状に配列された複数の薄膜トランジスタおよびその電極配線と、

これら薄膜トランジスタおよびその電極配線を覆う表面が平坦化された絶縁膜と、該絶縁膜上に形成され前記絶縁膜に開けられた開口部を介して前記薄膜トランジスタに接続された液晶駆動用の画素電極と、これら画素電極上に形成された垂直配向膜と、前記第2の基板となる他方の支持基板の対向面に形成された液晶駆動用の共通電極と、該共通電極中の前記画素電極に対向する領域内に設けられた電極不在部である配向制御窓と、前記薄膜トランジスタのみに対向する遮光膜と、前記共通電極上に形成された垂直配向膜と、を有し、前記液晶は、負の誘電率異方性を有し、その初期配向方向は前記基板の法線方向、あるいは、法線方向から $1^\circ$ の範囲内にされている構成である。

【0013】また、対向配置された第1の基板と第2の基板の間に液晶が封入され、前記第1の基板または、および前記第2の基板の外側面には、偏光板が設けられてなり、前記偏光板を挟けた偏光を前記液晶にて変調することにより表示を行う液晶表示装置において、前記第1の基板となる一方の支持基板の対向面側に行列状に配列された複数の薄膜トランジスタおよびその電極配線と、これら薄膜トランジスタおよびその電極配線を覆う表面が平坦化された絶縁膜と、該絶縁膜上に形成され前記絶縁膜に開けられた開口部を介して前記薄膜トランジスタに接続された液晶駆動用の画素電極と、これら画素電極上に形成された垂直配向膜と、前記第2の基板となる他方の支持基板の対向面に形成された液晶駆動用の共通電極と、該共通電極中の前記画素電極に対向する領域内に設けられた電極不在部である配向制御窓と、前記画素電極間の領域に対向し、かつ、前記画素電極間の領域よりも小さい遮光膜と、前記共通電極上に形成された垂直配向膜と、を有し、前記液晶は、負の誘電率異方性を有し、その初期配向方向は前記基板の法線方向、あるいは、法線方向から $1^\circ$ の範囲内にされている構成である。

【0014】これにより、画素電極の端部に生じる斜め方向電界、および、配向制御窓に生じる無電界領域において、液晶の配向の傾き方向が良好に制御され、画素分割が行われて視角依存性が低減される。特に、前記垂直配向膜にはラビング処理が施されていない構成である。これにより、液晶の初期配向方向が、基板の法線方向、あるいは、法線方向から $1^\circ$ の範囲内に収められ、画素電極の端部および配向制御窓における電界作用による液晶の配向の制御が妨げられることなく良好に行われる。

【0015】特に、前記第2の基板は、少なくとも前記画素電極および前記画素電極間に対応する領域が透光性であり、前記画素電極間に対応する領域の少なくとも一部は、前記液晶と前記偏光板とにより遮光される構成である。これにより、第1の基板と第2の基板の貼り合わせのずれを考慮して画素電極間よりも遮光膜よりも大きく形成する必要が無くなり、有効表示領域が拡大され、

開口率が上昇する。

【0016】特に、前記絶縁膜は、厚みが $1\mu\text{m}$ 以上である構成である。これにより、画素電極端部および配向制御窓における電界により液晶の配向制御作用が、薄膜トランジスタおよびその電極配線からの電界の影響により妨げられることが防がれ、良好な画素分割が行われる。

【0017】

【発明の実施の形態】図1は、本発明の第1の実施の形態にかかるLCDの表示画素部の平面図であり、図2はそのA-A線に沿った断面図である。基板(10)上に、Cr、Ti、Ta等のゲート電極(11)が形成され、これを覆ってゲート絶縁膜(12)が形成されている。ゲート絶縁膜(12)上には、p-Si膜(53)が、ゲート電極(11)の上方を通過するように、島状に形成されている。p-Si膜(13)は、ゲート電極(11)の直上領域がノンドープのチャンネル領域(CH)とされ、チャンネル領域(CH)の両側は、燐等のN型不純物が低濃度にドーピングされたLD(lightly doped)領域(LD)、更にその外側は、同じ不純物が高濃度にドーピングされたソース領域(NS)及びドレイン領域(ND)となっており、LDD構造とされている。

【0018】チャンネル領域(CH)の上には、LD領域(LD)を形成する際に、イオン注入時のマスクとして用いられた注入ストッパー(14)が残されている。p-Si膜(13)を覆って層間絶縁膜(15)が形成され、層間絶縁膜(15)上にはドレイン電極(16)及びソース電極(17)が形成され、各々層間絶縁膜(15)に開口されたコンタクトホールを介して、p-Si膜(13)のドレイン領域(ND)及びソース領域(NS)に接続されている。これらドレイン電極(16)およびソース電極(17)を覆って、SOG、BP、SG、アクリル樹脂等の平坦化絶縁膜(18)が形成され、この平坦化絶縁膜(18)上にはITO(indium tin oxide)、あるいは、Alからなる画素電極(19)が形成され、平坦化絶縁膜(18)に開口されたコンタクトホールを介してソース電極(17)に接続されている。この上には、ポリイミド等の垂直配向膜(31)が形成されている。

【0019】このTFT基板(10)に対向する位置には、間に液晶層(40)を挟んで対向基板となる基板(20)が配置されている。基板(20)上には、フィルムレジストからなるR、G、Bのカラーフィルター(21)が形成され、各々の画素電極(19)に対応する位置に設けられている。また、TFTに対向する領域には、非透光性のフィルムレジストからなる遮光膜(21BL)が形成され、カラーフィルター(21)間に位置している。これらカラーフィルター(21)及び遮光膜(21BL)上には、アクリル樹脂等の平坦化絶縁膜

からなる保護膜(22)が形成され、更に、保護膜(22)の上にはITO等の共通電極(23)が形成されている。共通電極(23)中には、ITOの不在により形成された配向制御窓(24)が設けられている。配向制御窓(24)は、図1に示されているように、画素の中央部を縦断するとともに、そこから45°程度の角度をもって二股に別れて画素の角部へ向かった形状とされている。共通電極(23)上には、基板(10)側と同じ垂直配向膜(32)が設けられている。

【0020】本発明では、TFT基板側の平坦化絶縁膜(18)及び対向基板側の平坦化保護膜(22)は、各々画素電極(19)及び共通電極(23)の下地として平坦性を高める働きをしている。特に、負の誘電率異方性を有する液晶が垂直配向から変化する際、電界との相互作用、即ち、電界に抗する作用を発生する時に、良好な配向変化を促す。また、高精細LCDにあって、TFTあるいはカラーフィルター層(21)の凹凸が相対的に大きくなることを考慮して、これらの段差を緩和することで、液晶層(80)との接触界面の平坦性を高め、配向の均一性を改善して、表示品位を向上している。

【0021】更に、垂直配向膜(31, 32)には、ラビング処理が施されておらず、図2に示されているように、プレチルト角は1°以内、理想的には0°とされている。即ち、微小範囲内の平均的な配向を示す配向ベクトルは、初期状態において法線方向に一致するか、または、1°の範囲内にある。従って、電圧印加時においても、表示画素間では、液晶分子(41)は法線方向、または、法線方向から1°の範囲内に向いている。

【0022】この構成で、電圧を印加すると、画素電極(19)と共通電極(23)間に電界(42)が形成され、液晶分子(41)は傾斜するが、画素電極(19)の端部では、電界(42)は、画素電極(19)から共通電極(23)側へ向かって斜めに傾いた形状になる。このため、液晶分子(41)は、最短で電界(42)から傾斜するように配向を変化する、即ち、従来の如くプレチルトにより付与された指向性に依ることなく、斜め電界の作用により画素電極(19)の内側方向に向かって傾斜する。図1に示されるように、画素電極(19)の4辺について同様に内側に向かって傾斜する。

【0023】また、配向制御窓(24)では、共通電極(23)が不在であるので電圧印加によっても電界が形成されず、配向制御窓(24)の領域内では、液晶分子(41)は初期配向状態に固定される。画素電極(19)の4辺にて制御された配向は、液晶の連続体性のため、画素電極(19)の中央領域にまで及ぶが、これら液晶の配向が異なる領域の境界は配向制御窓(24)上で固定される。即ち、図1において、配向制御窓(24)により仕切られた表示画素内の各小領域では、液晶の配向は各々異なる4つの方向に向いており、いわゆる画素分割が行われている。従って、一つの表示画素に関

して、透過率の異なる各小領域が平均化されて認識されるので、あらゆる視角に対しても一定の輝度で視認され、視角依存性の問題が解決される。

【0024】特に、本発明の構造では、画素電極(19)の下地として平坦化絶縁膜(18)を用いているので、初期状態における液晶の配向は、高い均一性をもって法線方向、あるいは、法線方向から1°の範囲内に収められる。また、平坦化絶縁膜(18)は膜厚が1μm程度と厚く形成されており、液晶は、その下のTFTおよびその電極ライン(1, 2, 16, 17)の電界の影響を受けにくく、前述の如く、画素電極(19)の端部における斜め方向電界(42)、および、配向制御窓(24)における無電界との合同作用による画素分割が極めて良好に行われる。

【0025】ここで、配向制御窓(24)の幅を十分に大きくすることで、図2に示すように配向制御窓(24)の端部においても斜め方向電界(42)が生じる。この場合、図1に示すような配向制御窓(24)の形状においては、画素電極(19)の端部における液晶分子(41)の傾斜方向と、配向制御窓(24)の端部における液晶分子(41)の傾斜方向とは、任意の領域について同一、あるいは、少なくとも45°以内に収められており、画素電極(19)の端部における配向制御作用と配向制御窓(24)の端部における配向制御作用とは概ね同一となり、制御性が向上される。即ち、配向制御窓(24)にて仕切られた表示画素の各小領域では、画素電極(19)端部および配向制御窓(24)端部から同様の配向制御を受け、高い均一性をもって配向が揃えられる。

【0026】一方、対向基板(20)側には、従来の図13および図14に示すような画素間の全域を覆うようなブラックマトリクス(61BM)は設けられていない。これは、本発明において、液晶分子(41)が、初期状態において法線方向あるいは法線方向から1°以内にあるので、画素間においてプレチルト角による光抜けが抑えられ、完全に遮光されるためである。しかしながら、本発明では、TFTへの光入射によるリーク電流を抑えるため、TFT上のみ遮光膜(21BL)を設けている。このため、対向基板(20)側に、貼り合わせずれを考慮した大きめのブラックマトリクスを形成する必要がなくなるので、遮光膜により有効表示領域が縮小して開口率が低下することが防がれる。

【0027】ここに挙げたTFTは、能動層に用いる半導体層として、それまで多用されてきた非晶質シリコン(a-Si)の代わりに多結晶シリコン(p-Si)を用いている。このp-SiTFTはオン電流が大きく、TFTサイズの小型化が図られ、開口率の向上や高精細化が達成される。また、p-SiTFTは動作速度が速く、画素部のみならず、周辺の駆動回路(ドライバー)をも同一基板上に一体形成することが可能となり、ドラ

イパー内蔵型LCDが作製されるに至っている。なお、周辺ドライバ部は、図2と同じ構造のTFTのN- $\text{ch}$ とP- $\text{ch}$ からなるCMOSが構成されてなる。ただし、P- $\text{ch}$ TFTについては、LD領域(LD)は形成されない。

【0028】図3に、ドライバ内蔵型LCDの構成を示す。中央部には、ゲート電極(11)に接続されたゲートライン(1)と、ドレイン電極(16)に接続されたドレインライン(2)が交差配置され、その交差部には、TFT(3)及びTFT(3)に接続された画素電極(4)が形成され、画素部となっている。画素部の周辺にはゲートライン(1)に走査信号を供給するゲートドライバ(5)、及び、ドレインライン(2)に画素信号を供給するドレインドライバ(6)が形成されている。これら画素部、ゲートドライバ(5)およびドレインドライバ(6)は、同一の基板上に形成されている。一方、液晶を間に挟んだ別の基板には共通電極(7)が形成されている。これら共通電極(7)および液晶が画素電極(4)により区画される形で、表示画素が構成されている。

【0029】図4から図7に本発明の実施の形態にかかるLCDのTFT基板の製造方法を示す。まず、図4(a)の工程において、基板(10)上にCrをスパッタリングにより成膜し、これをエッチングすることにより、ゲート電極(11)を形成する。図4(b)の工程において、ゲート電極(11)を覆って全面に、プラズマCVDによる $\text{SiNx}$ 及び $\text{SiO}_2$ からなるゲート絶縁膜(12)を形成し、引き続き、連続してプラズマCVDによりアモルファスシリコン(a-Si)(13a)を成膜する。a-Si(13a)は、材料ガスであるモノシラン $\text{SiH}_4$ 、あるいは、ジシラン $\text{Si}_2\text{H}_4$ を400°程度の熱及びプラズマにより分解堆積することで形成される。

【0030】図4(c)の工程において、レーザーアニールを行うことにより、a-Si(13a)を結晶化して、p-Si(13)を形成する。レーザーアニールは、例えばパルスレーザーのラインビーム走査により行われるが、基板温度が600°C以下の比較的低温で行うことができるので、基板(10)として比較的安価な無アルカリガラス基板を用いることができ、低コストのプロセスが実現される。

【0031】図5(d)の工程において、p-Si(13)が形成された基板上に、 $\text{SiO}_2$ を成膜し、これを裏面露光法を用いてエッチングすることにより、ゲート電極(11)の上方に注入ストップ(14)を形成する。裏面露光は、 $\text{SiO}_2$ の上にレジストを塗布し、これを基板(10)の下方から露光を行うことにより、ゲート電極(11)を影を利用した形状に感光し、現像することで行われる。この注入ストップ(14)をマスクとして、p-Si(13)に対して、N型の導電形を形

成する。このイオン注入を、10の13乗程度の低ドーピング量に行い、注入ストップ(14)が形成された領域以外を低濃度でドーピングする(N-)。この時、注入ストップ(14)直下即ちゲート電極(11)の直上領域は真性層に維持され、TFTのチャンネル領域(CH)となる。注入ストップ(14)をエッチングしたときのレジストはイオン注入時には残しておき、イオン注入後に剥離してもよい。

【0032】図5(e)の工程において、ゲート電極(11)よりも少なくともチャンネル長方向に大きなレジスト(RS)を形成し、これをマスクとして、p-Si(13)に対する燐(P)のイオン注入を、10の15乗程度の高ドーピング量に行い、レジスト(RS)以外の領域を高濃度でドーピングする(N+)。この時、レジスト(RS)の直下領域には、低濃度領域(N-)及びチャンネル領域(CH)が維持されている。これにより、チャンネル領域(CH)の両側に各々低濃度のLD領域(LD)を挟んで高濃度のソース及びドレイン領域(NS、ND)が位置したLDD構造が形成される。

【0033】レジスト(RS)の剥離後、不純物イオンのドーピングを行ったp-Si膜の結晶性の回復と、不純物の格子置換を目的として、加熱、あるいはレーザー照射等の活性化アニールを行う。図6(f)の工程において、このp-Si(13)をエッチングすることによりTFTの必要領域にのみ残し島状化した後、 $\text{SiNx}$ 等からなる層間絶縁膜(15)を形成し、ソース及びドレイン領域(NS、ND)に対応する部分をエッチングで除去することによりコンタクトホール(CT)を形成し、p-Si(13)を一部露出させる。

【0034】図6(g)の工程において、Al-Moをスパッタリングにより成膜し、これをエッチングすることにより、各々コンタクトホール(CT)を介してソース領域(NS)に接続するソース電極(17)、及び、ドレイン領域(ND)に接続するドレイン電極(16)を形成する。TFTはここで完成する。更に図7(h)の工程において、TFTを覆って感光性のアクリル樹脂を被覆して平坦化絶縁膜(18)を形成し、これを露光および現像することにより、表示画素部にコンタクトホールを形成してソース電極(17)の上方を露出した後、ITOをスパッタリングにより成膜して、これをエッチングすることでソース電極(17)に接続された画素電極(19)を形成する。

【0035】図7(i)の工程において、ポリイミドを印刷により液状に成膜し、80°、10分でプリベークを行い、引き続き、180°、30分で本ベークを行って乾燥することにより垂直配向膜(31)を形成する。以上の工程により、TFT基板が完成する。続いて、図8および図9を用いて対向基板側の製造方法を説明する。まず、図8(a)の工程において、基板(20)上に、R、G、Bのカラーフィルター(21R、21G、



21B)を形成する。Rのカラーフィルター(21R)は、まず、感光性のRのフィルムレジストを貼り付け、これをRの表示画素に対応した形状に感光して現像することにより形成する。Gのカラーフィルター(21G)、および、Bのカラーフィルター(21B)を同様に形成する。

【0036】図8(b)の工程で、非透光性のフィルムレジストを貼り付ける。図8(c)の工程で、フィルムレジストをTFTに対向する領域のみ画素間に対応した形状に感光して現像することにより、例えばカラーフィルター(21R、21B)の間に遮光膜(21BL)を形成する。図9(d)の工程において、これらカラーフィルター(21R、21G、21B)及び遮光膜(21BL)を覆って、アクリル樹脂を形成することで、これらカラーフィルター(21R、21G、21B)の保護膜(22)を形成する。保護膜(22)は共通電極(23)の下地の平坦化膜も兼ねている。

【0037】図9(e)の工程において、ITOをスパッタリングにより成膜し、これをエッチングすることにより、共通電極(23)および共通電極(23)中に電極不在部である配向制御窓(24)を形成する。図9(f)の工程で、ポリイミドを印刷により液状に成膜し、80°で10分のプリベークを行い、引き続き、180°で30分の本ベークを行って乾燥することにより、垂直配向膜(32)を形成する。

【0038】以上の工程により、対向基板が完成される。次に、本発明の第2の実施の形態を説明する。なお、重複する説明は割愛する。図10は、表示画素部の平面図である。図10のA-A線に沿った断面構造は図2と同じである。本実施の形態では、対向基板側には、TFT領域を覆うとともに、画素電極(19)間をやや小さめに覆うブラックマトリクス(21BM)を設けている。前述の如く、液晶はプレチルト角が与えられていないので、画素間の領域において光漏れは殆ど無いが、場合によっては、パネル内部における光の回り込み等により少々光抜けが生じることがある。このため、TFTのみならず画素間領域をも覆うようにブラックマトリクス(21BM)を形成することで、画素間を完全に遮光し、コントラスト比を更に向上することができる。

【0039】ただし、このブラックマトリクス(21BM)は、貼り合わせ時のずれによりブラックマトリクス(21BM)が画素電極(19)上に割り込むことが無いように、画素間よりもやや小さめに形成されている。図11及び図12に本実施の形態にかかる対向基板側の製造方法を示す。まず、図11(a)の工程において、基板(20)上に、R、G、Bのカラーフィルター(21R、21G、21B)を、各々対応する画素電極(19)よりもやや大きく形成する。

【0040】図11(b)の工程で、非透光性のフィルムレジストを貼り付ける。図11(c)の工程で、フ

ィルムレジストをTFTに対向する領域、及び、画素間の領域に対応した形状に感光して現像することにより、例えばカラーフィルター(21R、21B)の間にブラックマトリクス(21BM)を形成する。図12(d)の工程において、これらカラーフィルター(21R、21G、21B)及びブラックマトリクス(21BM)を覆って、アクリル樹脂を形成することで、これらカラーフィルター(21R、21G、21B)の保護膜(22)を形成する。保護膜(22)は共通電極(23)の下地の平坦化膜も兼ねている。

【0041】図12(e)の工程において、ITOをスパッタリングにより成膜し、これをエッチングすることにより、共通電極(23)および共通電極(23)中に電極不在部である配向制御窓(24)を形成する。図12(f)の工程で、ポリイミドを印刷により液状に成膜し、80°で10分のプリベークを行い、引き続き、180°で30分の本ベークを行って乾燥することにより、垂直配向膜(32)を形成する。

【0042】本発明では、前述の如く、TFT基板(10)製造の図7(i)の工程、即ち、垂直配向膜(31)の形成工程、および対向基板(20)製造の図9(f)及び図12(f)の工程、即ち、配向膜(32)の形成工程において、ラビング処理を行っていない。このため、液晶は、初期配向においてプレチルトを有することなく、法線方向、あるいは、法線方向から1°以内の範囲内に収められる。特に、TFT基板側のラビング処理を行わないことで、TFTの静電破壊が防がれる。このため、ドライバー内蔵型にあって、ドライバー部(5、6)にTFTが密集し、画素部に比べて格段に多い構造でも、TFTの静電破壊を招くことが防がれ、歩留まりを向上することができる。

【0043】また、対向基板(20)製造の図8(c)及び図11(c)の工程において、遮光膜(21BL)及びブラックマトリクス(21BM)の形成は、図1及び図10に示されているようにTFTに対応する領域及び画素間の狭い領域のみであり、画素間の全域には形成していない。即ち、画素間では、液晶と偏光板との組み合わせにより遮光を行っている。このため、ブラックマトリクスを大きくすることによる有効表示領域の損失が無くなり、開口率が上昇した。

【0044】

【発明の効果】以上の説明から明らかな如く、本発明で、電界制御による良好な画素分割が行われ、視角依存性が低減し、表示品位が向上した。また、ラビング処理工程が削除されたので、製造コストが削減されるとともに、静電気の発生が防がれ、歩留まりが向上した。更に、遮光膜が不要とされたので、開口率が上昇した。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態にかかる液晶表示装置の平面図である。

【図2】図1及び図9のA-A線に沿った断面図である。

【図3】LCDの構成を示す平面図である。

【図4】本発明の実施の形態にかかる製造方法を示す工程断面図である。

【図5】本発明の実施の形態にかかる製造方法を示す工程断面図である。

【図6】本発明の実施の形態にかかる製造方法を示す工程断面図である。

【図7】本発明の実施の形態にかかる製造方法を示す工程断面図である。

【図8】本発明の実施の形態にかかる製造方法を示す工程断面図である。

【図9】本発明の実施の形態にかかる製造方法を示す工程断面図である。

【図10】本発明の第2の実施の形態にかかる液晶表示装置の平面図である。

【図11】本発明の実施の形態にかかる製造方法を示す工程断面図である。

【図12】本発明の実施の形態にかかる製造方法を示す工程断面図である。

【図13】従来の形態かかる液晶表示装置の平面図である。

【図14】図13のB-B線に沿った断面図である。

【図15】従来の液晶表示装置の製造方法を示す工程断

面図である。

【図16】従来の液晶表示装置の製造方法を示す工程断面図である。

# 【符号の説明】

- 1 ゲートライン
- 2 ドレインライン
- 10 基板
- 11 ゲート電極
- 13 p-Si
- 16 ドレイン電極
- 17 ソース電極
- 18 平坦化絶縁膜
- 19 画素電極
- 20 基板
- 21 カラーフィルター
- 21B1 遮光膜
- 21BM ブラックマトリクス
- 22 保護膜
- 23 共通電極
- 24 配向制御電極
- 31, 32 垂直配向膜
- 10 液晶層
- 11 液晶分子
- 12 電界

【図1】

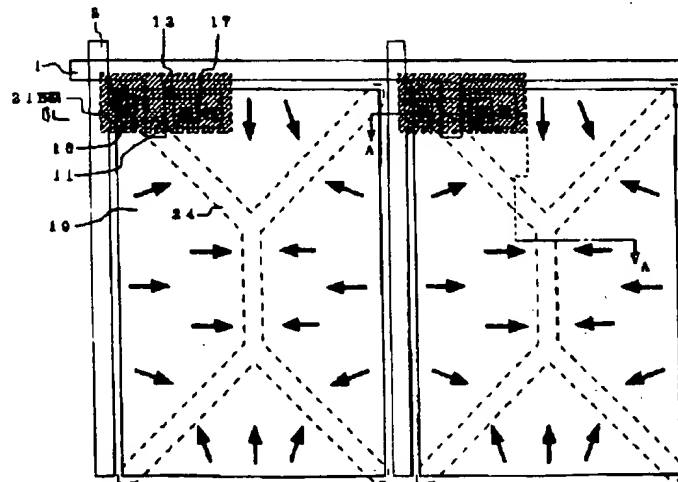
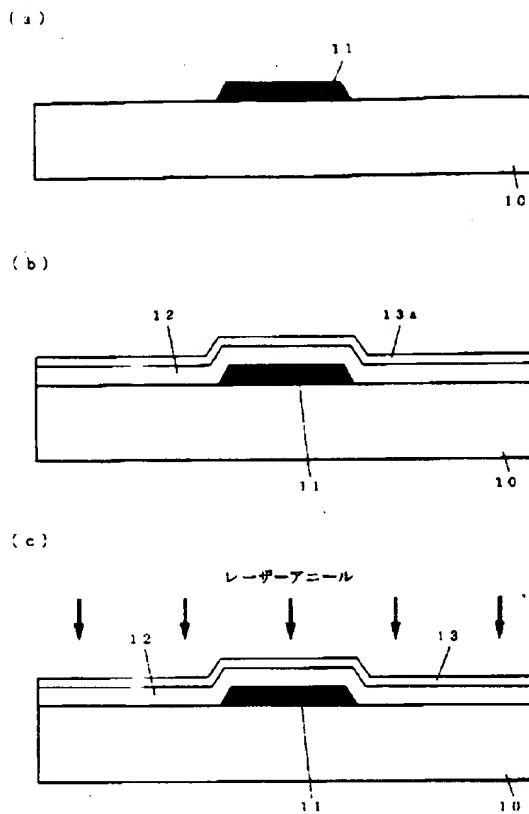
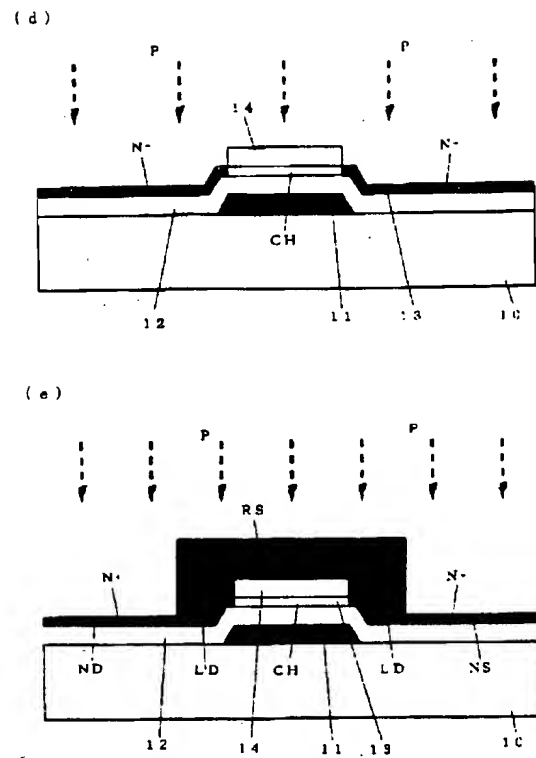


Figure 1 is a schematic diagram of a liquid crystal display device. It shows a rectangular panel with a grid of small square elements. Labels include 'ドレインドライバー' (Drain Driver) at the top, 'ゲートドライバー' (Gate Driver) on the left and right, and 'ゲート' (Gate) at the bottom. Numbered lines (1-5) indicate specific components or connections.

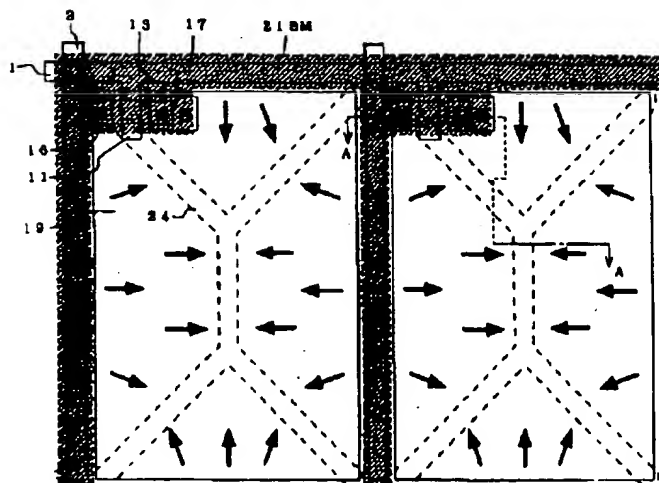
【図4】



【図5】

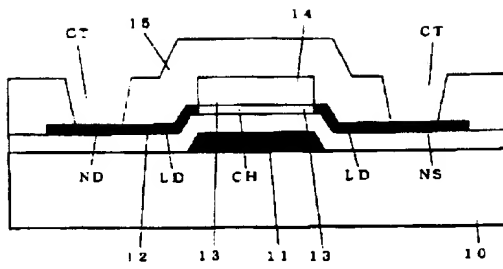


【図10】



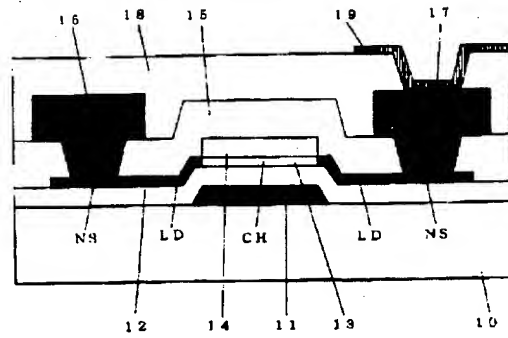
【図6】

(f)

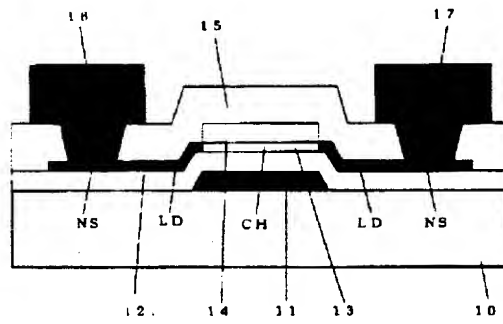


【図7】

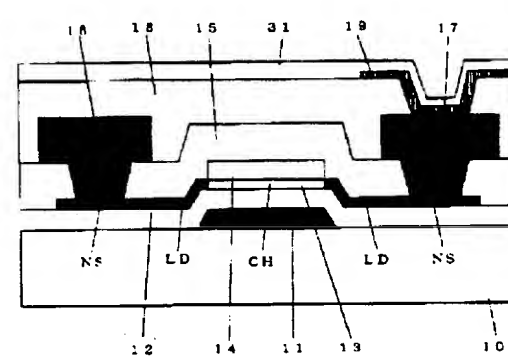
(h)



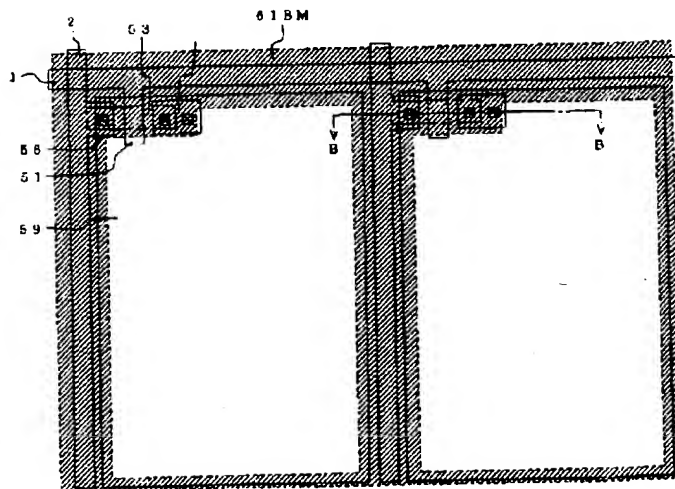
(g)



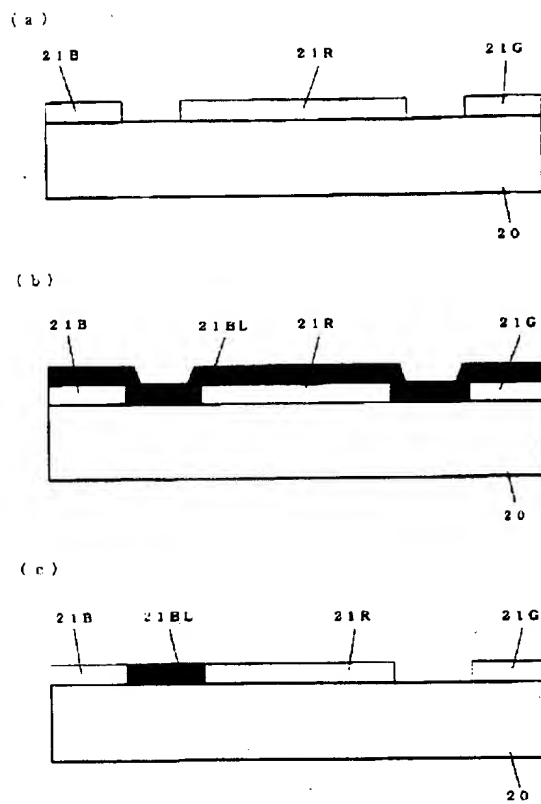
(i)



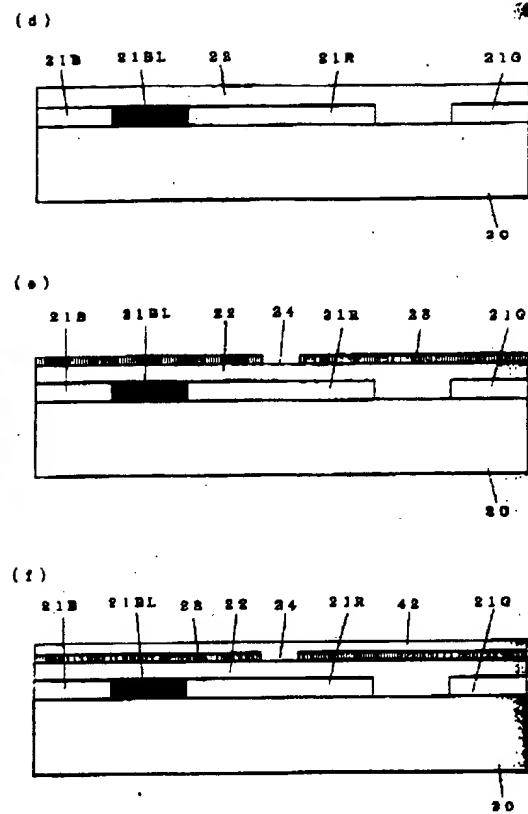
【図13】



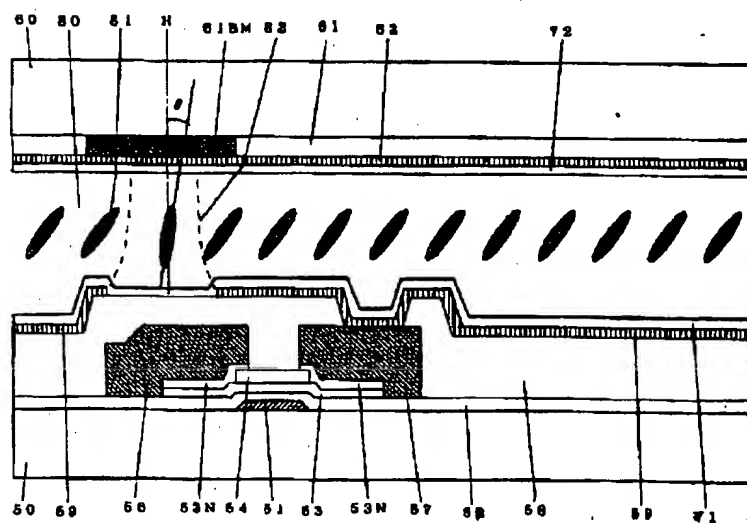
【図8】



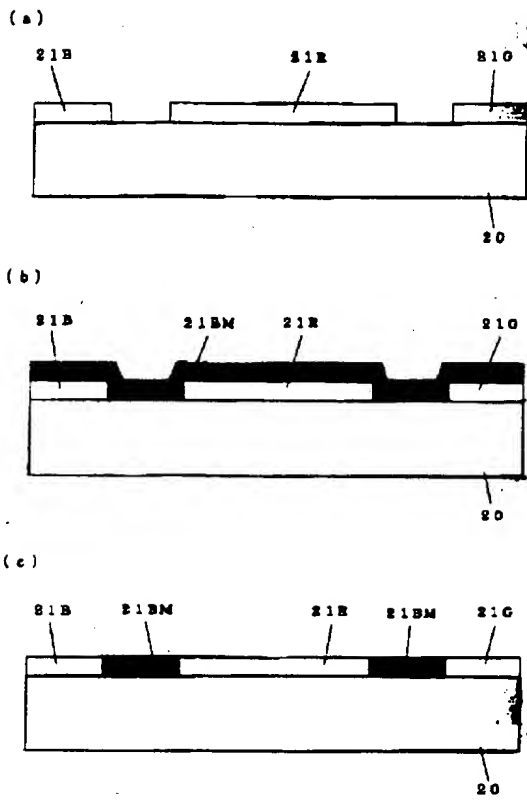
【図9】



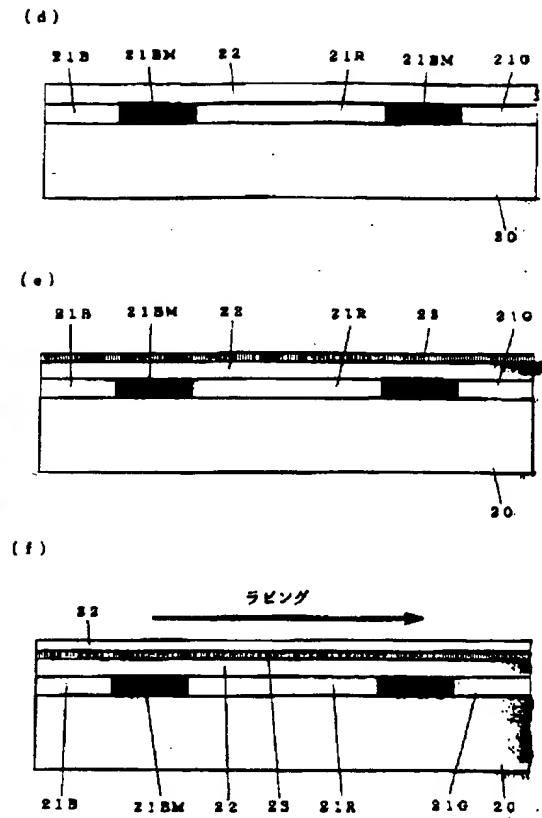
【図14】



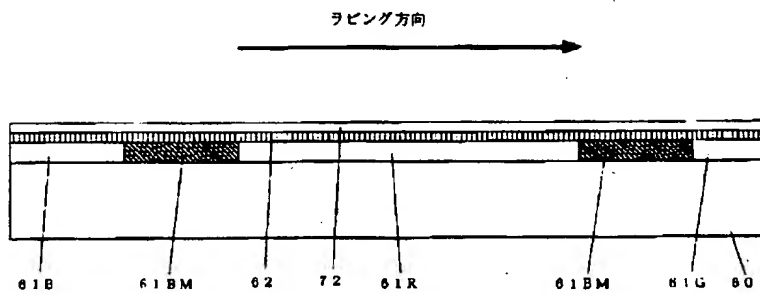
【図11】



【図12】



【図16】



フロントページの続き

(51)Int.Cl.<sup>6</sup>

識別記号

F1  
H011 29/78

617K